

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-265363

(43)Date of publication of application : 15.10.1993

(51)Int.Cl.

G03G 21/00  
 B41J 2/44  
 G03G 15/04  
 H05B 33/00  
 H05B 33/14

(21)Application number : 04-059998

(71)Applicant : RICOH CO LTD  
 RICOH RES INST OF GEN  
 ELECTRON

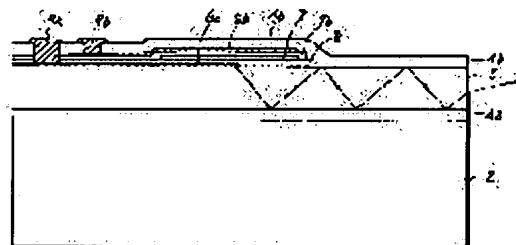
(22)Date of filing : 17.03.1992

(72)Inventor : KAWASHIMA IKUE

**(54) LIGHT SOURCE FOR DESTATICIZATION****(57)Abstract:**

**PURPOSE:** To save space with high light emission brightness by using a waveguide type EL element of an end face light emission type joined onto a substrate as a light source for destaticization.

**CONSTITUTION:** The waveguide type EL element is formed in the form of coupling the element onto a substrate 2 and is arranged in proximity to a photosensitive drum 3 in such a manner that the end face of the element faces the surface of this drum. This waveguide type EL element is constituted by successively forming a first clad layer 4a, a core layer 5, a lower electrode layer 6a, a lower insulating layer 7a, a light emitting layer 8, an upper insulating layer 7b and an upper electrode layer 6b on the substrate 2 and forming a second clad layer 4b thereon. A lower electrode terminal 9a is provided on the lower electrode layer 6a and an upper electrode terminal 9b on the upper electrode layer 6b, respectively. The light emitted from the light emitting layer 8 arrives at the boundary of the core layer 5 and the first clad layer 4a through the core layer 5.

**LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Partial Translation of JP05-265363A

[0011] The light-guide type EL element 1 is formed as shown in Fig. 2, namely, a first clad layer 4a, a core layer 5, a lower electrode layer 6a, a lower insulating layer 7a, a light emitting layer 8, an upper insulating layer 7b, an upper electrode layer 6b are formed in sequence on the substrate 2, and then a second clad layer 4b is formed thereon.

[0013] In the above configuration, the light emitted from the light emitting layer 8 goes through the core layer 5, and then reaches an interface between the core layer 5 and the first clad layer 4a. Provided that the refractive index of the core layer 5 is set to be larger than that of the first and second clad layers 4a and 4b, if the light that reached the interface between the core layer 5 and the first clad layer 4a satisfies the condition of the total refraction, the light is reflected on the interface, and then conveyed through the core layer 5. After that, the light is totally reflected on the interface between the second clad layer 4b and the core layer 5. After repeating the total reflection, the light is emitted from an end surface of the core layer 5. This light-guide type EL element can provide the luminous brightness more than ten times that of the surface-light-emitting type EL element or the conventional end surface light emitting type EL element.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-265363

(43)公開日 平成5年(1993)10月15日

(51)Int.Cl. <sup>6</sup>	識別記号	府内整理番号	F I	技術表示箇所
G 0 3 G 21/00	3 0 7			
B 4 1 J 2/44				
G 0 3 G 15/04	1 2 0	9122-2H		
H 0 5 B 33/00				
	7339-2C		B 4 1 J 3/ 00	D
			審査請求 未請求 請求項の数2(全4頁)	最終頁に続く

(21)出願番号 特願平4-59998

(22)出願日 平成4年(1992)3月17日

(71)出願人 000006747  
株式会社リコー  
東京都大田区中馬込1丁目3番6号

(71)出願人 000115706  
リコー応用電子研究所株式会社  
宮城県名取市高館熊野堂字余方上5番地の  
10

(72)発明者 川島 伊久衛  
宮城県名取市高館熊野堂字余方上5番地の  
10・リコー応用電子研究所株式会社内

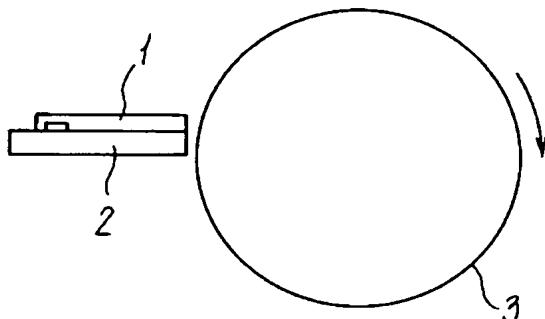
(74)代理人 弁理士 横山 亨 (外1名)

(54)【発明の名称】除電用光源

(57)【要約】

【目的】配置スペースに関して、他のユニットの配置や構成の支障とならず、高発光輝度で低成本、簡単な構成の除電用光源を提供すること。

【構成】感光体ドラム(3)に近接して配置され、この感光体ドラムの表面に蓄積された電荷を除去する除電用光源であって、基板(2)上に導波路型EL素子(1)を接合して形成されており、この導波路型EL素子は端面発光型であって、その端面を感光体ドラムの表面に対向して配置している。



## 【特許請求の範囲】

【請求項1】感光体ドラムに近接して配置され、この感光体ドラムの表面に蓄積された電荷を除去する除電用光源において、

基板上に導波路型EL素子を接合して形成されていることを特徴とする除電用光源。

【請求項2】前記導波路型EL素子は端面発光型であり、その端面を前記感光体ドラムの表面に対向して配置していることを特徴とする請求項1記載の除電用光源。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】この発明は、複写機、光プリンタ等における感光体ドラムに形成された静電潜像を除去するための除電用光源に関するものである。

## 【0002】

【従来の技術】従来より、複写機や光プリンタ等における画像形成装置に用いられる感光体ドラムにおいて、これに形成される静電潜像の残像を消去するための除電用光源としては、LED、EL素子、蛍光灯等が用いられている。この中で、EL素子は、蛍光灯に比べて軽量、薄型であり、又小さな素子をアレー状にアセンブリするLEDに比較して、EL素子は広い面積に素子を形成する事ができるため、低コストで済む等の特長があり、最近広く使用されている。このように、EL素子は良い面を持つ一方、LED蛍光灯等に比べて現状では単位面積当たりの輝度が低いため、図3に示すように、感光体ドラム3とEL素子10の対向する面積を広く取り、感光体ドラム3への光照射時間を長くする方法、若しくは感光体ドラム3の回転速度を遅くすることにより、光照射時間を長くする方法等が用いられている。

## 【0003】

【発明が解決しようとする課題】しかしながら、上記従来の除電用光源としてEL素子を配置する場合、例えば複写機の場合においては感光体ドラムの周囲には原稿からの反射光を結像させるための光学系、トナー供給系、帯電チャージャ等が配置されているため、EL素子と感光体ドラムの対向面積を大きく取ると、前記他のユニットの設計や配置に支障が生じる。また、感光体ドラムの回転速度を遅くする後者の方法においては、当然の結果として、単位時間当たりの複写枚数が低下するという問題点があった。

【0004】そこで、EL素子と感光体ドラムの対向する面積を減らす方法として、特開平2-33163号公報においては、基板端面にEL素子を形成し、配線部分を基板表面に作成する方法が開示されている。この場合、EL素子を基板表面に形成する場合に比較して、配線部分の領域の分だけ、感光体ドラムとの対向面積を減少させることはできるが、面発光型EL素子を用いる場合、EL素子の感光体ドラムとの対向面積は所定以上大きく取らなければならず、この場合には、基板の厚さを

所定以上の厚さにする必要があり、このため、基板コストが高くなるという問題点があった。

【0005】このように、EL素子の単位面積当たりの輝度がLEDや蛍光灯等に比べて低いという欠点を補う方法として、EL素子の光を基板表面からではなく、基板端面から取り出し、光プリンタ用の光源として用いる所謂端面発光型EL素子が、SID86 DIGEST等で提案されている。しかし、この構成の場合は、特開平2-9653号公報で開示されているように、複数の端面発光型EL素子を貼り合わせる構成にすることにより、充分な発光輝度が得られるようにしなければならない。

【0006】しかしながら、このように複数のEL素子を用いるので、一つのEL素子を用いる場合に比べてコスト高になるという問題点があった。

【0007】そこで、この発明は、上述した従来の問題点を解消して、端面発光型のEL素子を用い、しかも高発光輝度で、低コスト、簡単な構成の除電用光源を提供することを課題としている。

## 【0008】

【課題を解決するための手段】この発明の要旨とするところは、感光体ドラムに近接して配置され、この感光体ドラムの表面に蓄積された電荷を除去する除電用光源において、基板上に導波路型EL素子を接合して形成したことにある。

## 【0009】

【作用】端面発光型の導波路型EL素子の端面が感光体ドラムの表面に對向して近接配置されていて、光はこの端面から射出するので、省スペースになって他のユニットの配置に支障をきたすことなく、しかも導波路型の構造上、高発光輝度の良好な除電が行なえる。

## 【0010】

【実施例】以下、この発明の実施例を図面を参照して説明する。図1において、基板2上に導波路型EL素子が接合された形で設けられ、その端面が感光体ドラム3の表面に對向して、近接配置されている。

【0011】この導波路型EL素子1は、図2に示すように、基板2上に第1クラッド層4a、コア層5、下部電極層6a、下部絶縁層7a、発光層8、上部絶縁層7b、上部電極層6bが順次形成され、その上に第2クラッド層4bが形成されたものである。そして、下部電極層6aには下部電極端子9a、又上部電極層6bには上部電極端子9bがそれぞれ設けられている。

【0012】上記構成の導波路型EL素子1に用いられる材料として、発光層8の母材としてはZnS, ZnSe, CaS, SrS等が用いられ、発光層8のドーパントとしては、Mn, TbF<sub>3</sub>, TbOF, EuS, SmCl<sub>3</sub>, TmF<sub>3</sub>, Cu, CeCl<sub>3</sub>等が用いられる。上部及び下部絶縁層7b及び7aの材料としてはY<sub>2</sub>O<sub>3</sub>, Al<sub>2</sub>O<sub>3</sub>, SiO<sub>2</sub>, Si<sub>3</sub>N<sub>4</sub>, AlN, Ta<sub>2</sub>O<sub>5</sub>, P

3  
b TiO<sub>x</sub>やこれらの混合物積層膜等が用いられる。また、上部及び下部電極6 b及び6 aの材料としてはAl, Au, AgやCr等も用いられるが電極材料が発光する光に対して透明であることが望ましいため、SnO<sub>x</sub>, In<sub>x</sub>O<sub>y</sub>, ZnO, CdO, CdSnO<sub>x</sub>等が用いられる。第1及び第2クラッド層4 a及び4 bやコア層5に用いられる導波路薄膜としては、MgO, SiO<sub>2</sub>-Al-N, Al<sub>2</sub>O<sub>3</sub>, SiO<sub>2</sub>, Si<sub>3</sub>N<sub>4</sub>, SiON膜等が挙げられる。そして基板2の材料としては石英ガラス、バイレックスガラス、結晶化ガラス、ソーダガラス、アルミナ、AIN, BN等が挙げられる。さらに、コア層5としては、薄膜プロセスで形成する場合の他に、薄板ガラスを基板2に貼り合わせて用いる等の作成方法もある。

【0013】上記構成において、発光層8から出射された光はコア層5を経由してコア層5と第1クラッド層4 aの界面まで到達する。ここで、コア層5の屈折率を第1及び第2クラッド層4 a及び4 bの屈折率よりも大きく設定しておくならば、コア層5と第1クラッド層4 aの界面まで到達した光の内、全反射条件を満たす光はその界面で反射され、再びコア層5を伝達する。その後、光は第2クラッド層4 bとコア層5の界面で全反射して、これらの全反射を繰り返し、コア層5の端面から光が射出される。この導波路型EL素子は、面発光型EL素子や従来の端面発光型EL素子に比べて、10倍以上の発光輝度を得ることができる。

【0014】次に、感光体ドラム3上に帶電している電荷と除電するに必要な光量の関係について説明する。感光体ドラム3上の単位面積当たりの電荷量をQ、この電荷を除去するのに必要なフォトン数をNとすると、

$$Q = a N \quad \cdots (1)$$

で表わされる。ここで、aは感光体材料や光の波長によって決まる定数で、通常aは、略0.1乃至0.8程度の値を持つ。感光体ドラム3を光を用いて除電する場合、通常は感光体ドラム3を回転させて除電を行なうが、ドラムの表面の線速度をV m/secとし、除電のための光源のドラム表面に当たる単位時間当たりのフォトン数をN<sub>v</sub>とすると、

$$N_v / V = N \quad \cdots (2)$$

の関係を満たさなければならない。(1), (2)式より

$$N_v = NV = (Q/a) V \quad \cdots (3)$$

の関係が得られ、感光体ドラム3表面の線速度が早い程、即ち、感光体ドラム3の回転数が高ければ高い程、光源の輝度(単位時間当たりのフォトン数N<sub>v</sub>)が高くなればならないことが分かる。この点に関し、導波路型EL素子1は従来の光源に比均して単位面積当たりの輝度が高いため、高速の複写機等の除電用光源として適している。

【0015】次に、この実施例で用いた導波路型EL素

子の具体的な製造方法について説明する。基板としてアルミナ基板を用い、各層の形成前に基板2表面をRa<100Å以下となるように研磨した。先ず、第1クラッド層4 aとしてSiO<sub>2</sub>膜をプラズマCVD法を用いて作成した。この時、基板2の温度は250°C、原料ガスとして、SiH<sub>4</sub>, N<sub>2</sub>O, N<sub>2</sub>を用い、膜厚は1μm, 3μmの2種類のものを作成した。成膜条件は、RFパワー1W/cm<sup>2</sup>、ガス圧1Torrとして、SiH<sub>4</sub>, N<sub>2</sub>O, N<sub>2</sub>の流量をそれぞれ5SCCM, 40SCCM, 20SCCMとした。そして、コア層5としてSi<sub>3</sub>N<sub>4</sub>膜をプラズマCVD法を用いて作成した。この時、基板温度300°C、原料ガスとしてSiH<sub>4</sub>, NH<sub>3</sub>, N<sub>2</sub>を用い、それぞれの流量を5SCCM, 40SCCM, 10SCCMとして、RFパワー1W/cm<sup>2</sup>、ガス圧1Torr、コア層5の膜厚を20μmにした。

そして、RFスパッタリング法を用いて、下部電極層6 aとしてITO透明導電膜を作成した。この時、スパッタガスとしてはArとO<sub>2</sub>の混合ガスを用い、ArとO<sub>2</sub>のガス流量をそれぞれ30SCCM, 20SCCMとし、ガス圧5mTorr、基板温度150°C、RF電力2W/cm<sup>2</sup>で、膜厚が1000Åになるように作成した。

【0016】そして、下部絶縁層7 aとして、Ta<sub>2</sub>O<sub>5</sub>膜をスパッタリング法を用いて作成した。ターゲットとしてはTa<sub>2</sub>O<sub>5</sub>焼結体を用い、スパッタ条件はITO作成条件と同じであり、膜厚は3000Åとした。

【0017】そして、発光層8として、NbOFドープZnS薄膜を作成した。ターゲットとしてはZnS粉末とNbOF粉末を混合した焼結体を用い、スパッタガスはArとHeの混合ガスを用い、ArとHeのガス流量をそれぞれ30SCCM, 20SCCMとし、スパッタガス圧2×10<sup>-3</sup>Torr, RFパワー0.5W/cm<sup>2</sup>、基板温度350°Cで成膜し、膜厚は7000Åとした。そして、上部絶縁層7 bと上部電極層6 bを下部絶縁層7 a、下部電極層6 aと同じ成膜条件で同じ膜厚だけ成膜し、最後に電極取り出し用配線としてAlを真空蒸着法によって1μm成膜した。

【0018】なお、ここで用いた発光層8の屈折率n<sub>el</sub>は、発光波長が約550nmの時はn<sub>el</sub>≈2.4、コア層5の屈折率n<sub>core</sub>≈2.0、第1クラッド層4 aの屈折率n<sub>c</sub>≈1.45であった。

【0019】

【発明の効果】以上説明したように、この発明によれば、除電用光源として基板上に接合した端面発光型の導波路型EL素子を用いたので、高発光輝度で省スペース化が達成され、しかも高速複写機や高速プリンタにより適した除電用光源を実現することができるという効果を奏するものである。

【図面の簡単な説明】

【図1】この発明の除電用光源の実施例の配線構成を示す概略図である。

【図2】この発明に係わる導波路型E L素子の構成を示す断面図である。

【図3】従来の面発光型の除電用光源の配置構成を示す概略図である。

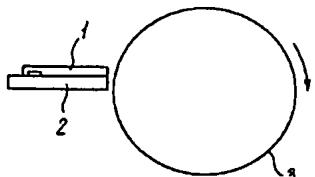
## \* 【符号の説明】

1 導波路型E L素子

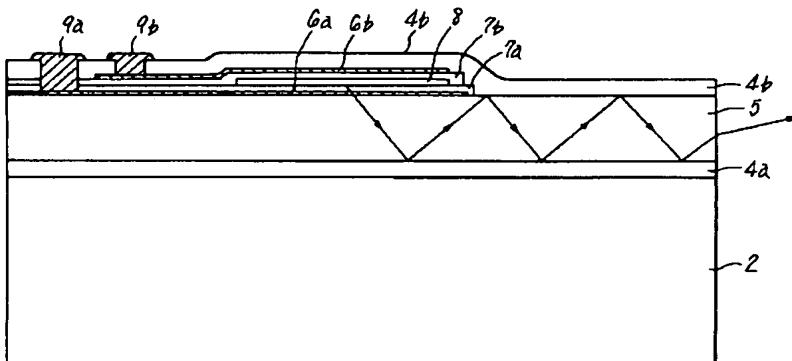
2 基板

\* 3 感光体ドラム

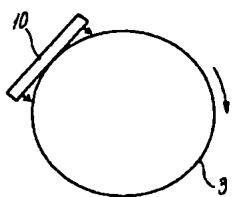
【図1】



【図2】



【図3】



フロントページの続き

(51)Int.CI.<sup>3</sup>  
H 05 B 33/14

識別記号

庁内整理番号

F I

技術表示箇所